

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Offenlegungsschrift
⑪ DE 3931996 A1

⑳ Aktenzeichen: P 39 31 996.2
㉔ Anmeldetag: 26. 9. 89
㉕ Offenlegungstag: 5. 4. 90

㉙ Int. Cl. 5:
H01L 23/08

H 01 L 23/50
H 01 L 21/60
// B23K 26/00,
H05K 3/12

DE 3931996 A1

③0 Unionspriorität: ③2 ③3 ③1
30.09.88 GB 22962/88

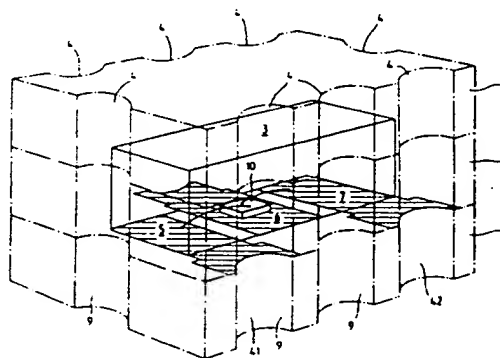
⑦1 Anmelder:
Marconi Electronic Devices Ltd., Lincoln, GB

⑦4 Vertreter:
Reichel, W., Dipl.-Ing.; Lippert, H., Dipl.-Ing.,
Pat.-Anwälte, 6000 Frankfurt

⑦2 Erfinder:
Foulger, Robert James; Robinson, Simon, Lincoln,
GB

⑤4 Halbleitervorrichtung und Verfahren zu deren Herstellung

In einem Verfahren zum Herstellen einer Halbleitervorrichtung wird eine keramische Lage (2) mit darin ausgebildeten Aussparungen (3) fest mit einer Basislage (1) ebenfalls aus keramischem Material zur Ausbildung einer Anordnung offener Hohlräume verbunden, in denen jeweils ein Halbleiterelement (10) angebracht wird. Die Basislage (1) trägt ein Muster elektrischer Leiterbahnen (5, 6, 7), an die das Halbleiterelement angeschlossen ist und die mit beschichteten Löchern (41, 42) verbunden sind, die sich durch die Dicke der Basislage (1) erstrecken. Die Elemente (10) werden daraufhin geprüft, und die Hohlräume werden anschließend mit einer gemeinsamen Abdeckung (8) dicht verschlossen. Die Lagen werden zur Ausbildung separater Vorrichtungen in einzelne Chips zerteilt, wobei die Lagen entlang der Mittellinien der mit leitendem Material beschichteten Löcher zerschnitten werden, so daß deren leitende Oberflächen daraufhin freiliegen und zur Anbringung der Vorrichtungen auf gedruckten Schaltungen verwendbar sind.



Die vorliegende Erfindung betrifft Halbleitervorrichtungen und insbesondere Verfahren zu deren Herstellung. Für einige Anwendungen, insbesondere solche, die an Halbleiterelemente hohe funktionelle Anforderungen stellen, werden die Halbleiterelemente, um diesen Anforderungen zu genügen, in hermetisch abgedichteten Gehäusen angebracht. Solche Gehäuse oder Verpackungskörper sind jedoch komplexer und kostenaufwendiger als übliche nichthermetische Gehäuse und wurden aus diesem Grunde nicht in großem Rahmen verwendet. Darüber hinaus trug die Natur der bisher verwendeten hermetischen Gehäuse nicht dazu bei, sie für Techniken der Massenproduktion zu verwenden.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein verbessertes Verfahren zur Herstellung einer Halbleitervorrichtung anzugeben, welches einerseits eine hermetische Abdichtung von Halbleiterelementen gewährleistet und sich darüber hinaus für die Massenproduktion eignet.

Diese Aufgabe wird durch den Gegenstand des Patentanspruchs 1 gelöst. Das erfindungsgemäße Verfahren zum Herstellen einer Halbleitervorrichtung umfaßt die Ausbildung eines Musters von Leiterbahnen oder elektrisch leitenden Abschnitten auf einer ersten Lage oder dünnen Platte aus einer Keramik eines rohen, sogenannten grünen Zustands. In einer zweiten Lage oder dünnen Platte aus inertem isolierendem Material werden eine größere Anzahl von Aussparungen oder Ausnehmungen ausgebildet. Daraufhin werden die beiden Lagen fest miteinander verbunden, indem sie auf einer hohen Temperatur gebrannt werden, wobei die beiden verbundenen Lagen infolge der Aussparungen eine regelmäßige Anordnung von Hohlräumen zeigen, die durch die erste Lage und die Seitenwandungen der Aussparung in der zweiten Lage begrenzt werden. In jede solche Aussparung oder Vertiefung dieser regelmäßigen Anordnung oder Gruppierung wird ein Halbleiterelement eingebracht und dort befestigt, so daß die fest miteinander verbundenen, zusammenhaftenden Lagen darauffolgend in Abschnitte geteilt werden können, von denen jeder einen Hohlraum aufweist, der ein Halbleiterelement enthält.

In der praktischen Ausführung können beide Lagen die gleiche Dicke aufweisen, wobei sich eine Dicke von 0,5 mm empfiehlt, so daß die gesamte Halbleitervorrichtung, d.h. das im Gehäuse aufgenommene Halbleiterelement, schließlich sehr dünn ausgebildet werden können. Vorzugsweise ist die zweite Lage ebenfalls eine Keramik eines rohen Zustandes. Durch die erfindungsgemäße Maßnahme der Befestigung von Halbleiterelementen, beispielsweise Dioden, in einer regelmäßigen Anordnung von Hohlräumen innerhalb einer gemeinsamen Lage kann die entsprechende regelmäßige Anordnung oder Gruppierung von Halbleiterelementen schnell und zuverlässig automatisch getestet werden, ohne daß die Notwendigkeit besteht, jedes Element bezüglich eines Prüfkopfes oder Prüffingers individuell auszurichten. Da darüber hinaus die Elemente an Ort und Stelle in ihren Gehäusen getestet werden, kann die Unversehrtheit der elektrischen Anschlüsse an die Kontaktabschnitte des Gehäuses gleichzeitig geprüft werden.

Nach diesem Test- oder Prüfschritt können eine Abdeckung oder ein Deckel, vorzugsweise wiederum in Form einer dünnen Platte oder Lage, über der gesamten Anordnung angeordnet und mit der obersten Lage verbunden werden, um jeden Hohlraum so abzudichten,

daß hermetisch abgedichtete Gehäuse oder Kapseln für die Halbleiterelemente hergestellt werden. Die Abdeckung kann eine weitere Lage aus Keramikmaterial sein oder kann beispielsweise auch aus einer dünnen Metallplatte bestehen. Die gesamte Anordnung wird daraufhin in eine große Anzahl separater Vorrichtungen zerschnitten, d.h. in einzelne Chips zerteilt, von denen jeder ein Gehäuse mit einem darin enthaltenen Halbleiterelement umfaßt, welches innerhalb dieses Gehäuses elektrisch und mechanisch angeschlossen und angebracht ist.

Vorzugsweise sind externe elektrische Kontakte an den Außenkanten der ersten Lage jeder Vorrichtung in solcher Weise ausgebildet, daß sie elektrische Verbindungen zu Leiterbahnen herstellen, die innerhalb jedes Hohlraumes vorhanden sind. Um diese Kontakte herzustellen, bevor die Anordnung zerteilt wird, werden sie innerhalb kleiner Öffnungen ausgebildet, die sich durch die erste Lage erstrecken, wobei jede solche Öffnung bzw. jedes solche Loch in zwei Abschnitte zerteilt wird, wenn die gesamte Anordnung in Chips zerschnitten wird. Diese Maßnahme beinhaltet den Vorteil, daß die elektrischen Kontakte innerhalb der Gesamtkontur der Vorrichtung bzw. des Gehäuses liegen, so daß sie die Abmessungen der Vorrichtung nicht vergrößern.

Das erfindungsgemäße Verfahren gestattet die Herstellung von in Gehäusen aufgenommenen Halbleitern, die außerordentlich zuverlässig und hochwertig sind, wobei die Halbleitervorrichtungen in großer Menge rational und wirtschaftlich gefertigt und getestet werden können.

Die Leiterbahnen werden vorzugsweise mittels Lack auf der ersten Lage aufgetragen, und die mit den Leiterbahnen verbundenen Kontaktlöcher werden vorzugsweise mittels Lötzinn plattiert.

Im folgenden wird die Erfindung an Hand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1 eine Ansicht von oben auf eine nach dem erfindungsgemäßen Verfahren hergestellte Halbleitervorrichtung und

Fig. 2 eine schematische perspektivische Ansicht der in Fig. 1 gezeigten Vorrichtung.

Im folgenden wird ein Ausführungsbeispiel einer erfindungsgemäß hergestellten Halbleitervorrichtung beschrieben, die ein Halbleiterelement wie beispielsweise eine Diode oder einen Transistor enthält, die auf einem Halbleitersubstrat derartig befestigt sind, daß sie innerhalb eines Hohlraums oder einer Vertiefung liegen, die anschließend mit Hilfe einer Abdeckung oder eines Deckels zur Ausbildung einer hermetisch abgedichteten Kammer verschlossen werden können.

Die in den beiden Figuren gezeigte Vorrichtung umfaßt eine Basissubstratlage oder -schicht 1 aus keramischem Material, die eine zweite Lage oder Schicht 2 aus ebenfalls keramischem Material trägt, in der eine regelmäßige Anordnung oder Gruppierung rechtwinkliger Öffnungen oder Ausnehmungen 3 ausgebildet sind. Beide Lagen 1 und 2 weisen ferner ein Muster kleiner Löcher 4 auf, die jeweils einer solchen Aussparung 3 zugeordnet sind und mit dieser in der weiter unten erläuterten Weise verknüpft sind. Die Basissubstratlage 1 weist ferner ein Metallisierungsmuster auf, d.h. leitende Abschnitte 5, 6 und 7, die wiederum mit Löchern 41, 42, 43 verbunden und verknüpft sind, welche leitende Seitenwandungen aufweisen.

Das Verfahren zur Herstellung der dargestellten Vorrichtung geht folgendermaßen vor sich. Eine große Lage oder große dünne Platte 1 aus Glaskeramik im rohen

oder grünen Zustand mit einer Dicke von ungefähr 0,5 mm wird mit Hilfe eines Lasers als Schneidvorrichtung oder durch ein Stanzverfahren so bearbeitet, daß in dieser Lage ein Muster von kleinen durchgehenden Löchern 4 entsteht. Diese Löcher 4 sind nicht exakt kreisrund, sondern leicht elliptisch mit einer Querschnittsausdehnung von ungefähr 0,6 mm. Auf dieser Lage 1 wird eine leitende Beschichtung ausgebildet, wobei z.B. durch ein Siebdruckverfahren (Serigraphie) ein dicker leitender Farbfilm ausgebildet wird, um auf diese Weise das erforderliche Muster mit den leitenden Abschnitten 5, 6 und 7 zu erzeugen, die aus Leitlack bestehen.

Ein ähnliches Muster von durchgehenden Löchern 4 wird in der zweiten Lage 2 ausgebildet, die ebenfalls eine Lage oder dünne Platte aus Glaskeramik im grünen oder rohen Zustand ist und eine Dicke von ungefähr 0,5 mm aufweist. Darüber hinaus wird in dieser Lage 2 die regelmäßige Anordnung rechtwinkliger Ausnehmungen oder Aussparungen 3 ausgebildet. Daraufhin werden die beiden Lagen 1 und 2 so übereinandergelegt, daß ihre entsprechenden Löcher ausgerichtet sind, und bei einer Temperatur zwischen 800°C und 900°C gebrannt, während sie mit Druck beaufschlagt werden, um die Rohzustandskeramik zu trocknen bzw. auszuhärten und die beiden Lagen zur Ausbildung einer festen Verbindung zwischen ihnen zusammenzuschmelzen oder zusammenzubacken. Die zweite Lage 2 bildet einen hermetischen Verbund und eine hermetische Haftung sowohl bezüglich des aufgetragenen Leitlacks als auch bezüglich der Lage 1. Im Prinzip kann die zweite Lage 2 auch beispielsweise aus einer Glasvorform anstelle eines keramischen Materials gebildet werden. Insbesondere geht aus der Fig. 2 hervor, daß bestimmte Löcher 4 mit Abschnitten 5, 6, 7 verbunden sind und daß sämtliche Löcher 4, 41, 42, und 43 beschichtet sind, wobei beispielsweise Beschichtungen mit Nickel/Gold oder Lötzin 9 geeignet sind. So wird z.B. in typischer Weise ein Vakuumverfahren dazu verwendet, Lötzin aus einem Reservoir geschmolzenen Lötzinns in die Löcher zu ziehen.

Wenn die beiden Lagen 1 und 2 fest miteinander verbunden worden sind, wird eine Halbleiterkomponente oder ein Halbleiterelement 10 innerhalb jedes Hohlraums 3 befestigt, wobei das Element 10 in einer üblichen Bondierungstechnik auf dem mittleren leitenden Abschnitt 6 befestigt wird und mit diesem elektrisch leitend verbunden wird. Zusätzliche elektrische Verbindungen können auch zu den leitenden Abschnitten 5 und 7 mittels kurzer Golddrähte oder -leitungen 11 oder anderer Maßnahmen erfolgen, wobei diese Leitungen sowohl mit dem Halbleiterelement 10 als auch mit den Abschnitten 5 bzw. 7 über gebräuchliche Bondierungstechnik leitend verbunden sind.

Die Höhe des Halbleiterelements beträgt im allgemeinen typischerweise 200 m (0,2 mm), so daß das Halbleiterelement in jedem Fall leicht innerhalb der Dicke, d.h. Ausnehmung der Lage 2 aufgenommen werden kann.

Ist das Halbleiterelement 10 innerhalb jedes Hohlraums oder jeder Vertiefung 3 angebracht, so können die auf diese Weise ausgebildeten Halbleitervorrichtungen unter Verwendung der beschichteten durchgehenden Löcher oder Bohrungen 41, 42, 43 als Mittel zur Herstellung elektrischer Verbindungen für Testzwecke einfach und zuverlässig getestet werden. In diesem Stadium können irgendwelche nicht einwandfreien Halbleiterelemente markiert werden und in einer späteren Verfahrensstufe ausgemustert werden. Da die Hohlräume

in einer in großem Rahmen ausgelegten regelmäßigen Anordnung ausgebildet sind, wird das Testen einer großen Anzahl von Vorrichtungen in hohem Ausmaß gefördert, so daß automatische Schrittestanordnungen verwendbar sind.

Nach dem Testen wird eine Abdeckungslage bzw. ein Deckel 8 über die Lage 2 gelegt und mit der Lage 2 hermetisch verbunden und versiegelt, um auf diese Weise eine Anordnung von individuell abgedichteten und versiegelten Hohlräumen zu schaffen. Die Abdeckung 8 kann keramisch, metallisch oder aus Glas sein und es empfiehlt sich eine Verbindung auf niedriger Temperatur, beispielsweise unter 350° zur Verbindung bzw. Bondierung an die Lage 2, da ein Hochtemperaturprozeß in diesem Fall eine Beschädigung der Halbleiterelemente hervorrufen könnte. Für die Praxis eignen sich besonders Abdeckungen 8 in Form einer metallischen Platte, die auf vorgeformte metallisierte Einfassungen oder Ränder, welche jeden Hohlraum umgeben, gelötet wird. Die Befestigung der Abdeckung wird in einer inerten Atmosphäre, die die Hohlräume ausfüllt, durchgeführt.

Die Anordnung von Halbleitervorrichtungen wird in individuelle Elemente geteilt, d.h. in einzelne Chips mit Hilfe eines Lasers oder einer Diamantsäge zerschnitten, wobei alle drei Lagen entlang der Mittellinien der Löcher 4 durchtrennt werden. Die dabei entstehenden konkaven leitenden Oberflächen der Löcher liegen dann frei und können als Mittel zur Herstellung elektrischer Verbindungen zu einer gedruckten Schaltung oder auch anderen Schaltplatinen verwendet werden, auf denen die erfindungsgemäße Vorrichtung, beispielsweise als oberflächenmontierbare Vorrichtung (SMD-Technik) angebracht werden kann.

Patentansprüche

1. Verfahren zum Herstellen einer Halbleitervorrichtung, **gekennzeichnet durch** die Schritte des Ausbildens eines Musters von Leiterbahnen (5, 6, 7) auf einer ersten Lage (1) einer Keramik im rohen Zustand; des Ausbildens mehrerer Aussparungen (3) in einer zweiten Lage (2) aus isolierendem inerten Material; des Verbindens der beiden Lagen miteinander durch Brennen auf einer hohen Temperatur zur Ausbildung einer Anordnung von Hohlräumen; und des Anbringens eines Halbleiterelements (10) in jeweils jedem Hohlraum dieser Anordnung, so daß die miteinander verbundenen Lagen darauf folgend in Abschnitte teilbar sind, von denen jeder einen ein Halbleiterelement enthaltenden Hohlraum einschließt.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß als zweite Lage (2) ebenfalls eine Keramik im Rohzustand verwendet wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die beiden Lagen (1, 2) dieselbe Dicke aufweisen.
4. Verfahren nach Anspruch 1, 2 oder 3, dadurch gekennzeichnet, daß die zweite Lage (2) mit einem Muster von Löchern (4, 41, 42, 43) versehen wird, die jede Aussparung (3) umgeben.
5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß die erste Lage (1) mit einem entsprechenden Muster von Löchern (4, 41, 42, 43) versehen wird, welches bezüglich des Lochmusters in der zweiten Lage (2) ausgerichtet wird, wenn die beiden Lagen miteinander verbunden werden.
6. Verfahren nach Anspruch 5, dadurch gekennzeichnet,

zeichnet, daß die Löcher (4, 41, 42, 43) in der ersten Lage (1) mit einem leitenden Material überzogen werden.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß das leitende Material Lötzinn ist. 5

8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Leiterbahnen mit einem leitenden Lack ausgebildet werden.

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das Halbleiterelement (10) mit einer solchen Leiterbahn (6) leitend verbunden wird. 10

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, daß die Höhe des Halbleiterelements (10) 15 im wesentlichen geringer als die Dicke der zweiten Lage (2) ist.

11. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Halbleiterelemente (10) elektrisch geprüft werden, nachdem sie in ihren jeweiligen Hohlräumen in Form einer Halbleiterelementgruppierung angeordnet worden sind. 20

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß folgend auf die elektrische Prüfung 25 sämtliche Hohlräume mit Hilfe einer gemeinsamen Abdeckung (8) geschlossen werden, die mit der zweiten Lage (2) so verbunden wird, daß geschlossene, hermetisch abgedichtete Hohlräume ausgebildet werden. 30

13. Verfahren nach Anspruch 12, dadurch gekennzeichnet, daß folgend auf die Befestigung der Abdeckung (8) die Lagen zur Ausbildung separater elektrischer Vorrichtungen in einzelne Chips zerschnitten werden. 35

Hierzu 2 Seite(n) Zeichnungen

40

45

50

55

60

65

Fig. 2.

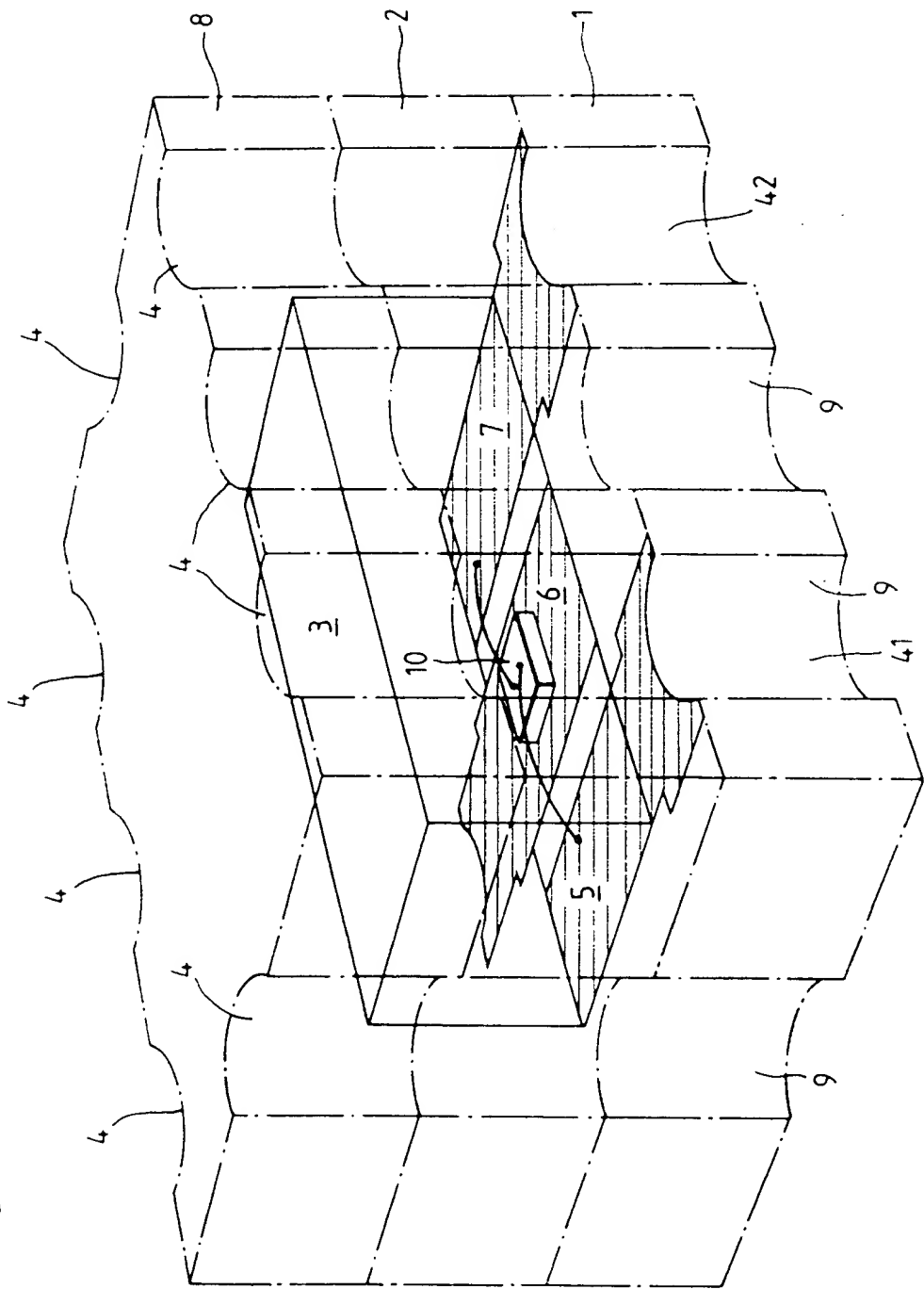


Fig. 1

